



فصل ۱: جبر بول و گیت‌های منطقی

- ۱-۱- کامپیوترها و سیستم‌های دیجیتالی (رقمی) ۲
- ۲-۱- اعداد باینری یا دودویی ۴
- ۳-۱- تبدیل مبنای اعداد ۷
- ۴-۱- اعداد مبنای هشت و شانزده ۱۰
- ۵-۱- مکمل‌های اعداد ۱۱
- مکمل $r-1$ اعداد ۱۱
- مکمل r اعداد ۱۲
- تفریق به کمک مکمل‌ها ۱۳
- ۶-۱- اعداد دودویی علامت‌دار ۱۵
- جمع حسابی ۱۸
- تفریق حسابی ۱۹
- ۷-۱- کدهای دودویی ۲۰
- کدهای دهدهی ۲۱
- کد آشکارسازی خطا ۲۲
- کد گری (انعکاسی) ۲۴
- کد اسکی ASCII ۲۵
- ۸-۱- حافظه‌ها و ثبات‌های دودویی ۲۷
- ثبات‌ها ۲۷
- انتقال اطلاعات بین ثبات‌ها ۲۸

- ۱-۹- منطق دودویی ۳۰
- تعریف منطق دودویی ۳۱
- مدارهای سویچینگ و سیگنال‌های دودویی ۳۲
- گیت‌های منطقی ۳۳
- ۱-۱۰- تمرین ۳۴
- ۱-۱۱- حل چند تمرین نمونه ۳۹

فصل ۲: جبر بول و گیت‌های منطقی ۴۱

- ۱-۲- تعریف‌های اولیه ۴۲
- ۲-۲- تعریف اصولی جبر بول ۴۳
- جبر بول دو ارزشی ۴۵
- ۲-۳- قضیه‌ها یا تئوری‌های اصلی و خواص جبر بول ۴۷
- اصل دوگان ۴۷
- تئوری‌های اساسی ۴۷
- تقدیم عملگرها ۵۰
- دباگرام ون ۵۰
- ۲-۴- توابع بول ۵۱
- عملیات جبری ۵۲
- مکمل یک تابع ۵۴
- ۲-۵- فرم کانونیک یا متعارف و فرم استاندارد ۵۶
- میترم‌ها و ماکسترم‌ها ۵۶
- مجموع میترم‌ها ۵۸
- حاصل ضرب ماکسترم‌ها ۵۹
- تبدیل فرم‌های کانونیک یا متعارف به یکدیگر ۶۰
- فرم‌های استاندارد ۶۱
- ۲-۶- سایر عملیات منطقی ۶۲

۶۴	۷-۲- گیت‌های منطقی دیجیتال
۶۵	گسترش ورودی گیت‌ها
۶۸	۸-۲- مدارهای مجتمع
۶۹	سطوح مجتمع‌سازی
۷۱	گیت‌های مدار مجتمع
۷۴	منطق مثبت و منفی
۷۶	۹-۲- تمرین
۷۸	۱۰-۲- حل چند تمرین نمونه

فصل ۳: ساده‌سازی توابع بول

۸۰	۳-۱- روش دیاگرام یا نقشه
۸۰	۳-۲- نقشه‌های دو و سه متغیره
۸۶	۳-۳- نقشه چهار متغیره
۸۸	انتخاب‌های نخستین
۹۰	۳-۴- نقشه پنج متغیره
۹۳	۳-۵- ساده نمودن تابع حاصل ضرب مجموع‌ها
۹۶	۳-۶- پیاده‌سازی با گیت‌های NAND و NOR
۹۸	پیاده‌سازی تابع با گیت NAND
۱۰۱	پیاده‌سازی تابع با گیت NOR
۱۰۳	۳-۷- سایر پیاده‌سازی‌های دو طبقه
۱۰۴	ترکیبات مفید گیت‌ها
۱۰۵	پیاده‌سازی AND-OR-INVERT
۱۰۵	پیاده‌سازی OR-AND-INVERT
۱۰۶	خلاصه مطالب و مثال
۱۰۸	۳-۸- شرایط بی‌اهمیت

۱۱۰	۳-۹- روش جدول بندی
۱۱۱	۳-۱۰- تعیین انتخاب‌های نخستین
۱۱۷	۳-۱۱- گزینش انتخاب‌های نخستین
۱۱۹	۳-۱۲- نتیجه‌گیری
۱۲۲	۳-۱۳- تمرین
۱۲۵	۳-۱۴- حل چند تمرین نمونه

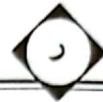
فصل ۴: مدارهای منطقی ترکیبی ۱۳۱

۱۳۲	۳-۱- مقدمه
۱۳۳	۴-۲- روش طراحی مدارهای ترکیبی
۱۳۴	۴-۳- جمع‌کننده‌ها
۱۳۵	نیم جمع‌کننده
۱۳۷	تمام جمع‌کننده‌ها
۱۳۹	۴-۴- تفریق‌گرها
۱۳۹	نیم تفریق‌گر
۱۴۰	تمام تفریق‌گر
۱۴۱	۴-۵- تبدیل کدها
۱۴۴	۴-۶- روش تحلیل مدارهای ترکیبی
۱۴۸	۴-۷- مدارهای NAND چند طبقه
۱۴۸	گیت یونیورسال NAND
۱۴۹	پایه‌سازی تابع بول با گیت NAND
۱۵۲	تجزیه و تحلیل دیاگرام NAND
۱۵۲	پیدا کردن تابع بول با عملیات جبری
۱۵۳	بدست آوردن جدول درستی
۱۵۴	تبدیل دیاگرام NAND به AND-OR

۱۵۶	۸-۴- مدارهای NOR چند طبقه
۱۵۶	گیت یونیورسال NOR
۱۵۶	پیاده‌سازی تابع بول با گیت NOR
۱۵۸	تجزیه و تحلیل دیاگرام NOR
۱۵۹	۹-۴- تابع OR انحصاری (XOR یا EOR)
۱۶۱	تابع فرد
۱۶۳	تولید و بررسی بیت توازن
۱۶۶	۱۰-۴- تمرین
۱۶۷	۱۱-۴- حل چند تمرین نمونه

فصل ۵: مدارهای ترکیبی MSI و PLD ۱۶۹

۱۷۰	۱-۵- مقدمه
۱۷۱	۲-۵- جمع و تفریق‌کننده دودویی
۱۷۲	جمع‌کننده دودویی موازی
۱۷۳	جمع‌کننده - تفریق‌گر دودویی
۱۷۴	سرریز
۱۷۵	انتشار رقم نقلی
۱۷۹	۳-۵- جمع‌کننده دهدهی
۱۷۹	جمع‌کننده در کُد BCD
۱۸۲	۴-۵- مقایسه‌گر دو مقدار
۱۸۴	۵-۵- دیکدر یا رمزگشا و انکدر یا رمزکننده
۱۸۵	پیاده‌سازی مدارهای ترکیبی با دیکدر
۱۸۷	دی‌مولتی پلکسر
۱۸۹	انکدرها
۱۹۰	انکدر با اولویت
۱۹۲	۶-۵- مولتی پلکسر



۱۹۵ پیاده‌سازی تابع بول با مولتی پلکسر
۱۹۸ گیت‌ها یا بافرهای سه حالت
۲۰۰ ۷-۵- لامپ‌های هفت قسمتی
۲۰۲ ۸-۵- مبدل کُد لامپ‌های هفت قسمتی
۲۰۳ ۹-۵- حافظه فقط خواندنی ROM
۲۰۶ ۱۰-۵- آرایه‌های منطقی برنامه‌پذیر PLA
۲۱۰ ۱۱-۵- آرایه برنامه‌پذیر منطقی PAL
۲۱۲ ۱۲-۵- مدارهای منطقی قابل برنامه‌ریزی CPLD و FPGA
۲۱۶ ۱۳-۵- تمرین
۲۱۸ ۱۴-۵- حل چند تمرین نمونه

فصل ۶: مدارهای ترتیبی سنکرون ۲۲۵

۲۲۶ ۱-۶- مقدمه
۲۲۷ ۲-۶- فلیپ‌فلاپ‌ها
۲۲۷ مدار اساسی فلیپ‌فلاپ (فلیپ‌فلاپ لچ)
۲۲۹ فلیپ‌فلاپ RS با پالس ساعت CP
۲۳۱ فلیپ‌فلاپ D
۲۳۲ ۳-۶- تریگر کردن یا تعبیر حالت فلیپ‌فلاپ‌ها
۲۳۲ فلیپ‌فلاپ D حساس به لبه پالس ساعت
۲۳۵ فلیپ‌فلاپ‌های J-K و T
۲۳۷ ورودی‌های مستقیم فلیپ‌فلاپ‌ها
۲۳۹ ورودی مستقیم یا آسنکرون فلیپ‌فلاپ J-K
۲۴۰ ۴-۶- تحلیل مدارهای ترتیبی با پالس ساعت
۲۴۱ جدول حالت
۲۴۳ دیاگرام حالت



۲۴۳	توابع ورودی فلیپ فلاپ‌ها
۲۴۵	جداول مشخصه
۲۴۷	تحلیل مدارهای ترتیبی با فلیپ فلاپ JK و سایر فلیپ فلاپ‌ها
۲۴۹	مدل میلی و مدل مُور
۲۴۹	۵-۶- کاهش و تخصیص حالت
۲۴۹	کاهش حالت
۲۵۲	تخصیص مقادیر دودویی برای حالت‌ها
۲۵۵	۶-۶- جداول تحریک فلیپ فلاپ‌ها
۲۵۵	فلیپ فلاپ RS
۲۵۶	فلیپ فلاپ JK
۲۵۶	فلیپ فلاپ D
۲۵۷	فلیپ فلاپ T
۲۵۷	۷-۶- روش طراحی
۲۶۲	طراحی با فلیپ فلاپ D
۲۶۴	طراحی با حالت‌های بلااستفاده
۲۶۶	تحلیل مدار طراحی شده
۲۶۸	۸-۶- طراحی شمارنده‌ها
۲۷۰	شمارنده غیر دودویی
۲۷۲	۹-۶- تمرین
۲۷۴	۱۰-۶- حل چند تمرین نمونه

فصل ۷: ثبات‌ها، شمارنده‌ها و واحد حافظه ۲۸۹

۲۹۰	۱-۷- مقدمه
۲۹۰	۲-۷- ثبات‌ها
۲۹۱	ثبات با امکان بار شدن موازی
۲۹۴	پیاده‌سازی مدارهای ترتیبی

۲۹۶	۷-۳- ثبات شیفته دهنده.....
۲۹۷	انتقال سری.....
۲۹۹	ثبات شیفته دهنده دو جهته با امکان بارشیدن موازی.....
۳۰۱	عمل جمع سری.....
۳۰۴	۷-۴- شمارنده‌های رایپل یا آسنکرون (غیرهمزمان).....
۳۰۵	شمارنده دودویی آسنکرون.....
۳۰۷	شمارنده BCD آسنکرون.....
۳۱۰	۷-۵- شمارنده‌های سنکرون یا همزمان.....
۳۱۰	شمارنده دودویی.....
۳۱۱	شمارنده صعودی- نزولی دودویی.....
۳۱۳	شمارنده BCD.....
۳۱۴	شمارنده دودویی با بارشیدن موازی.....
۳۱۸	۷-۶- ترتیب‌های زمانی.....
۳۱۸	تولید زمان یک کلمه.....
۳۱۹	سیگنال‌های زمانی.....
۳۲۱	شمارنده جانسون.....
۳۲۲	۷-۷- حافظه با دستیابی تصادفی یا RAM.....
۳۲۴	عملیات خواندن و نوشتن.....
۳۲۵	انواع حافظه.....
۳۲۶	۷-۸- دیکد کردن حافظه RAM.....
۳۲۶	ساختار داخلی.....
۳۲۸	آرایه تراشه‌های RAM.....
۳۳۱	۷-۹- کدهای تصحیح کننده خطا.....
۳۳۲	کد همینگ.....
۳۳۴	تصحیح یک بیت و تشخیص دو بیت خطا.....



۳۳۶	۷- ۱۰- تمرین.....
۳۴۰	۷- ۱۱- حل چند تمرین نمونه.....

فصل ۸: ماشین‌های حالت الکوریتمی (ASM) ۳۴۷

۳۴۸	۸- ۱- مقدمه.....
۳۴۹	۸- ۲- چارت ASM.....
۳۵۰	بلوک ASM.....
۳۵۲	عملیات ثبات‌ها.....
۳۵۲	۸- ۳- در نظر گرفتن زمانبندی.....
۳۵۴	مثال طراحی.....
۳۵۴	چارت ASM.....
۳۵۵	ترتیب زمانی.....
۳۵۷	پردازشگر داده.....
۳۵۸	۸- ۴- پیاده‌سازی واحد کنترل.....
۳۵۸	جدول حالت.....
۳۵۹	طراحی با فلیپ فلاپ JK.....
۳۶۰	طراحی واحد کنترل با فلیپ فلاپ D و دیگدر.....
۳۶۱	طراحی واحد کنترل با یک فلیپ فلاپ برای هر حالت.....
۳۶۳	۸- ۵- طراحی واحد کنترل با مولتی پلکسر.....
۳۶۶	مثالی از طراحی.....
۳۶۹	۸- ۶- طراحی واحد کنترل با PLA.....
۳۷۰	ضرب دودویی.....
۳۷۱	چارت ASM.....
۳۷۳	طراحی واحد کنترل با PLA.....
۳۷۴	جدول برنامه PLA.....
۳۷۶	۸- ۷- تمرین.....

فصل ۹: مدارهای ترتیبی آسنکرون (غیرهمزمان) ۳۷۹

۹-۱- مقدمه ۳۸۰

۹-۲- روش تجزیه و تحلیل ۳۸۱

جدول انتقال ۳۸۲

جدول روند ۳۸۵

شرایط ریس (رقابت) ۳۸۶

پایداری مدار ۳۸۹

۹-۳- مدارهایی با فلیپ فلاپ لچ ۳۹۰

فلیپ فلاپ لچ SR ۳۹۰

مثالی از تحلیل مدار ۳۹۲

مثالی از پیاده‌سازی ۳۹۵

مدار نوسان گیر یا تولید پالس به صورت دستی ۳۹۷

۹-۴- روش طراحی ۳۹۸

مثال طراحی ۳۹۸

جدول روند اولیه ۳۹۹

کاهش جدول روند اولیه ۴۰۰

جدول انتقال و دیاگرام منطقی ۴۰۲

تخصیص خروجی به حالت‌های ناپایدار ۴۰۴

خلاصه‌ای از روش طراحی ۴۰۵

۹-۵- کاهش حالات و جدول‌های روند ۴۰۵

جدول ایجاب (جدول خلاصه‌سازی) ۴۰۶

ادغام جدول روند ۴۰۹

زوج‌های سازگار ۴۰۹

حداکثر سازگارها ۴۱۰

شرط بسته بودن و پوشش دادن ۴۱۱

۹-۶- تخصیص دودویی به حالت‌ها، بدون رُخ دادن ریس ۴۱۳

مثالی از جدول روند سه سطری ۴۱۴



۴۱۶ مثالی از جدول روند چهار سطری.
۴۱۸ روش چندین سطری.
۴۱۹ ۹-۷- هازارد (خروجی‌های تصادفی)
۴۱۹ هازارد در مدارهای ترکیبی.
۴۲۱ هازارد در مدارهای ترتیبی.
۴۲۲ پیاده‌سازی با لچ‌های SR.
۴۲۴ هازارد اساسی.
۴۲۴ ۹-۸- مثال طراحی
۴۲۴ مشخصات طراحی.
۴۲۵ جدول روند اولیه.
۴۲۶ ادغام جدول روند اولیه.
۴۲۸ تخصیص حالت‌ها و جدول انتقال.
۴۲۹ دیاگرام منطقی.
۴۳۱ ۹-۹- تمرین.
۴۳۷ ۹-۱۰- حل تمرین نمونه.

فصل ۱۰: مدارهای مجتمع دیجیتال ۴۳۹

۴۴۰ ۱۰-۱- مقدمه
۴۴۲ ۱۰-۲- مشخصات مدارها.
۴۴۲ گنجایش خروجی.
۴۴۳ مصرف توان.
۴۴۴ تأخیر انتشار.
۴۴۵ محدوده نویز یا پارازیت.
۴۴۷ ۱۰-۳- مشخصات ترانزیستور دوقطبی
۴۵۰ ۱۰-۴- مدارهای RTL و DTL.

۴۵۰ گیت پایه RTL
۴۵۱ گیت پایه DTL
۴۵۳ ۱۰-۵- منطق ترانزیستور - ترانزیستور (TTL)
۴۵۵ گیت TTL خروجی کلکتور باز
۴۵۸ خروجی توتم پول
۴۶۰ گیت TTL شاتکی
۴۶۲ گیت سه حالت
۴۶۴ ۱۰-۶- منطق کوپلاژ امیتر (ECL)
۴۶۷ ۱۰-۷- ترانزیستورهای MOS
۴۷۰ ۱۰-۸- گیت‌های CMOS
۴۷۲ مشخصات گیت‌های CMOS
۴۷۳ ۱۰-۹- مدارهای گیت انتقال CMOS
۴۷۸ ۱۰-۱۰- تمرین

فصل ۱۱: آزمایش‌های آزمایشگاه مدارهای منطقی ۴۸۱

۴۸۲ مقدمه
۴۸۶ ۱۱-۱- اعداد دودویی و دهدهی
۴۸۶ شمارنده دودویی
۴۸۷ شمارنده BCD
۴۸۸ الگوی خارجی
۴۸۹ سایر شمارش‌ها
۴۸۹ ۱-۲- گیت‌های منطقی
۴۹۰ جدول درستی
۴۹۰ شکل موج
۴۹۰ تأخیر انتشار

۴۹۱	گیت یونیورسال NAND.....
۴۹۱	گیت NAND.....
۴۹۱	۱۱- ۳- ساده کردن توابع بول.....
۴۹۲	دیاگرام منطقی.....
۴۹۳	توابع بول.....
۴۹۳	مکمل تابع.....
۴۹۳	۱۱- ۲- مدارهای ترکیبی.....
۴۹۳	مثالی از طراحی.....
۴۹۴	منطق اکثریت.....
۴۹۴	تولیدکننده بیت توازن.....
۴۹۴	پیاده‌سازی با دیگدر.....
۴۹۵	۱۱- ۵- مبدل کُد.....
۴۹۵	تبدیل کُد گری به دودویی.....
۴۹۶	مبدل مکمل 9.....
۴۹۶	نمایش بر روی لامپ‌های هفت قسمتی.....
۴۹۷	۱۱- ۶- طراحی با مولتی پلکسر.....
۴۹۷	مشخصات طراحی.....
۴۹۸	۱۱- ۷- جمع و تفریق‌کننده‌ها.....
۵۰۱	مقایسه‌کننده دو مقدار.....
۵۰۱	۱۱- ۸- فلیپ فلاپ‌ها.....
۵۰۴	۱۱- ۹- مدارهای ترتیبی.....
۵۰۴	شمارنده صعودی- نزولی با فعال‌ساز.....
۵۰۵	۱۱- ۱۰- شمارنده‌ها.....
۵۰۷	۱۱- ۱۱- ثبات شیفت‌دهنده.....
۵۰۹	شمارنده حلقوی.....
۵۰۹	ثبات شیفت‌دهنده با فیدبک.....

۵۰۹	ثبات شیفت‌دهنده دوجهته.
۵۱۰	ثبات شیفت‌دهنده دوجهته، با بار شدن موازی.
۵۱۱	۱۱- ۱۲- جمع سری
۵۱۲	۱۱- ۱۳- واحد حافظه.
۵۱۳	تست کردن حافظه RAM
۵۱۴	شبیه‌سازی ROM
۵۱۴	توسعه حافظه.
۵۱۵	۱۱- ۱۴- لامپ هندیال.
۵۱۷	تجزیه و تحلیل مدار.
۵۱۷	شمردن تعداد باخت‌ها.
۵۱۸	لامپ پینگ پونگ.
۵۱۸	۱۱- ۱۵- تولیدکننده پالس ساعت.
۵۱۹	طرز کار مدار به‌عنوان تولیدکننده پالس ساعت.
۵۲۰	تولیدکننده پالس ساعت.
۵۲۰	۱۱- ۱۶- جمع‌کننده موازی.
۵۲۳	۱۱- ۱۷- ضرب‌کننده دودویی.
۵۲۴	کنترل ثبات‌ها.
۵۲۴	طراحی پروسسور داده.
۵۲۵	۱۱- ۱۸- مدار ترتیبی آسنکرون.
۵۲۵	مثال تحلیل.
۵۲۵	مثال طراحی.

فصل ۱۲: سمبول‌های گرافیکی استاندارد..... ۵۲۷

۵۲۸	۱۲- ۱- سمبول‌های مستطیل شکل.
۵۳۰	۱۲- ۲- سمبول‌های توصیفی.
۵۳۳	۱۲- ۳- سمبول‌های همبستگی.

۵۳۵	۱۲-۴- سمبول‌های مدارهای ترکیبی
۵۳۷	۱۲-۵- سمبول‌های فلیپ فلاپ‌ها
۵۳۹	۱۲-۶- سمبول‌های ثبات‌ها
۵۴۲	۱۲-۷- سمبول‌های شمارنده‌ها
۵۴۴	۱۲-۸- سمبول حافظه RAM
۵۴۶	۱۲-۹- تمرین

ضمیمه ۵۴۷

۵۴۷	جواب تعدادی از تمرینات فصل‌های کتاب
۵۴۷	فصل ۱
۵۴۸	فصل ۲
۵۴۹	فصل ۳
۵۵۰	فصل ۴
۵۵۲	فصل ۵
۵۵۳	فصل ۶
۵۵۶	فصل ۷
۵۵۶	فصل ۸
۵۵۸	فصل ۹
۵۵۹	فصل ۱۰
۵۶۰	منابع

واژه‌نامه انگلیسی به فارسی ۵۶۱

واژه‌نامه فارسی به انگلیسی ۵۶۹

فهرست موضوعی مطالب (ایندکس) ۵۷۸